

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-286147

(43) 公開日 平成9年(1997)11月4日

(51) Int.Cl. <sup>a</sup>	識別記号	庁内整理番号	F I	技術表示箇所	
B 4 1 J	5/30		B 4 1 J	5/30	Z
G 0 6 F	3/12		G 0 6 F	3/12	D

審査請求 有 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願平8-102348

(22) 出願日 平成8年(1996)4月24日

(71) 出願人 000232140

日本電気フィールドサービス株式会社  
東京都港区三田1丁目4番28号

(72) 発明者 横滝 知也

東京都港区三田一丁目4番28号 日本電気  
フィールドサービス株式会社内

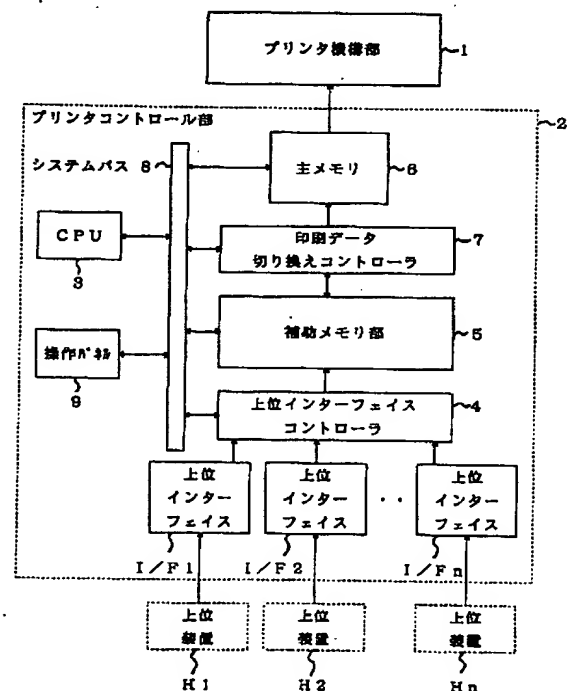
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 補助メモリ付きプリンタ装置

(57) 【要約】

【課題】 複数の上位インターフェイスを有するプリンタにおいて、複数の上位装置からの印刷要求を同時に処理し、上位装置別に印刷出力する。

【解決手段】 複数の上位装置H1~Hnから送られる印刷データを各上位インターフェイスI/F1~I/Fn共有の補助メモリ部5へ上位インターフェイス番号とその何番目の印刷データであるかの番号を付加して格納する。CPU3は印刷データ切り換えコントローラ7を介して補助メモリ部5に格納されている印刷データを上位インターフェイス別でかつ格納された順に主メモリ6へ転送し、印刷すべき画像ドットパターンを展開する。その後、CPU3はプリンタ機構部1へ画像ドットパターンを転送し印刷を開始する。



Best Available Copy

### 【特許請求の範囲】

【請求項1】 印字を行うプリンタ機構部と、複数台の上位装置の情報を区別して前記プリンタ機構部に印字させるプリンタコントロール部とを備えることを特徴とする補助メモリ付きプリンタ装置。

【請求項2】 請求項1記載の補助メモリ付きプリンタ装置において、前記プリンタコントロール部は、複数台の上位装置に接続された複数個のインターフェイスと、前記複数個の上位インターフェイスの制御を行う上位インターフェイスコントローラと、各上位インターフェイスが受信した印刷データを一時的に格納する補助メモリ部と、前記補助メモリ部に格納された印刷データを上位インターフェイス別でかつ印刷データ受付順に切り換える印刷データ切り換えコントローラと、前記補助メモリ部に格納された印刷データの印刷出力順を表示する操作パネルとを備えることを特徴とする補助メモリ付きプリンタ装置。

【請求項3】 請求項1または2記載の補助メモリ付きプリンタ装置において、前記補助メモリ部は、印刷データを格納する補助メモリと、格納される印刷データがどの上位インターフェイスの何番目のデータであるかを管理している補助メモリ制御部とを備えることを特徴とする補助メモリ付きプリンタ装置。

### 【発明の詳細な説明】

#### 【0001】

【発明の属する技術分野】 本発明は補助メモリ付きプリンタ装置に関し、特に複数の上位インターフェイスを有する補助メモリ付きプリンタ装置に関する。

#### 【0002】

【従来の技術】 従来、この種の補助メモリ付きプリンタ装置は、たとえば特開平4-343125号公報に示されるように、複数の上位装置からの印刷要求を同時処理することを目的として用いられている。

【0003】 図9は、従来の複数の上位インターフェイスを有するプリンタ装置の一例を示すブロック図である。同図において、プリンタ装置11のホストインターフェイス制御手段12a～12nにはホストマシン13a～13nが各々接続されている。ホストインターフェイス制御手段12a～12nは随時増設可能なスロットに取り付けられ、ホストマシン13a～13nから送られてきた印字データを一時蓄えるデュアルポートRAMからなるバッファ14を有する。このホストインターフェイス制御手段12a～12nは、共通バスであるホストインターフェイス用バス15に接続されている。

【0004】 また、プリンタ装置11には、装置全体を管理するCPU16と、ROM及びRAMからなるシステムメモリ17と、記憶容量の多い例えば固定磁気ディスク又は光磁気ディスクからなる記憶手段18及び印字手段19に接続された出力手段20とが内部システムバス21を介して設けられている。記憶手段18は各ホス

トインターフェイス制御手段12a～12n毎に印字データを格納する領域181a～181nを有する。また、ホストインターフェイス用バス15と内部システムバス21との間には、ホストインターフェイス制御手段12a～12nとCPU16との間のデータの転送を制御するバスコントローラ22が設けられている。

【0005】 次に、動作を説明する。複数のホストマシン13a～13cからほとんど同時に印字要求があると、要求のあったホストインターフェイス制御手段12a～12cはそれぞれ印字要求をCPU16に伝える。また、各ホストインターフェイス制御手段12a～12cはホストマシン13a～13cから送られる印字データをそれぞれ内部のバッファ14に一時格納する。CPU16は、印字要求のあったホストインターフェイス制御手段12a～12cのバッファ14から、バスコントローラ22を介して印字データを時分割で読み出し、順次に記憶手段18の対応する領域181a～181cへ格納する。

【0006】 CPU16は記憶手段18の各領域181a～181cに印字データを格納しながら、印字データの格納が終了した領域があるか否かを判断し、印字データの格納が終了した領域があったら、その領域から印字データを読み出して出力手段20に送り、印字手段19で印刷を行う。CPU16はこの印刷が終了した後、順次、印字データの格納が終了した領域から印字データを読み出して印刷を行い、印字データを格納した全領域の印刷が終了したら処理を終了する。

【0007】 また、別の例では、たとえば複数の上位インターフェイスを有するラスタプロッタ装置では、それぞれのインターフェイスに対し操作パネルから設定条件を入力してそれらの設定値をストアするメモリを設け、それぞれのインターフェイスに対する設定値に基づいてデータの入力制御をするコントローラによって、それぞれのインターフェイスごとにデータ入出力処理を実行している。たとえば、特開平5-127850号公報によれば、ユーザ登録によるユーザ別スタック、ジョブの順番設定、あるいは先着順、書込終了順などをそれぞれのインターフェイス設定メモリに登録し、データを印刷出力する。

#### 【0008】

【発明が解決しようとする課題】 上記のような従来の補助メモリ付きプリンタ装置の第1の問題点は、プリンタ装置が大規模になるということである。すなわち、回路や構成品が大規模になるので、プリンタ装置の小型化が難しい。

【0009】 その理由は、上位装置ごとにバッファあるいはインターフェイス設定メモリが設けられていることにある。また、入力データをバッファリングする記憶手段に大容量の記憶装置が必要である。

【0010】 第2の問題点は、各上位装置からの印刷デ

ータをスタックして印刷出力する技術は、ユーザ登録をした特定の利用者のみに提供されているということである。したがって、単にプリンタ装置として利用する場合にも各種設定を行わなければならないと不便である。

【0011】その理由は、それぞれのインターフェイス設定メモリの設定条件に基づいて入出力制御をしていることにある。また、設定条件はメモリに格納されているので、装置を立ち上げる度に設定をやり直すことも必要である。

【0012】第3の問題点は、複数の利用者が印刷出力要求を行い、記憶手段に複数の利用者の印刷データがバッファリングされた場合、ある利用者の印刷データがいつごろ印刷出力されるか予想できないということである。

【0013】その理由は、印刷出力順を表示する手段が設けられていないことにある。

【0014】本発明の目的は、複数の上位インターフェイスを有するプリンタにおいて、1つのインターフェイスが使用中であっても他のインターフェイスで印刷出力要求の受付を可能とし、1つのインターフェイスで受信した印刷データを出力した後は自動的に他のインターフェイスからの印刷データを出力し、1台のプリンタ装置を複数の上位装置で有効に使用できるようにすることにある。

【0015】本発明の他の目的は、補助メモリを各上位インターフェイスで共有することにより、プリンタ装置内のメモリを効率良く使用すると共に、回路・装置構成の簡素化を図ることにある。

【0016】本発明の他の目的は、ユーザ登録などの設定を行わずに印刷出力結果が上位装置別にスタックされて印刷出力されるようにすることにある。

【0017】本発明の他の目的は、印刷出力順を上位インターフェイス別に表示する機能を提供することにある。

【0018】

【課題を解決するための手段】本発明の補助メモリ付きプリンタ装置は、印字を行うプリンタ機構部と、複数台の上位装置の情報を区別して前記プリンタ機構部に印字させるプリンタコントロール部とを備えて構成される。

【0019】また、本発明の補助メモリ付きプリンタ装置において、前記プリンタコントロール部は、複数台の上位装置に接続された複数個のインターフェイスと、前記複数個の上位インターフェイスの制御を行う上位インターフェイスコントローラと、各上位インターフェイスが受信した印刷データを一時的に格納する補助メモリ部と、前記補助メモリ部に格納された印刷データを上位インターフェイス別にかつ印刷データ受付順に切り換える印刷データ切り換えコントローラと、前記補助メモリ部に格納された印刷データの印刷出力順を表示する操作パネルとを備えて構成される。

【0020】さらに、本発明の補助メモリ付きプリンタ装置において、前記補助メモリ部は、印刷データを格納する補助メモリと、格納される印刷データがどの上位インターフェイスの何番目のデータであるかを管理している補助メモリ制御部とを備えて構成される。

【0021】すなわち、本発明の補助メモリ付きプリンタ装置は、複数の上位インターフェイスを有するプリンタ装置において、複数の上位装置からの印刷要求を同時に処理し、上位装置別にスタックして印刷出力する。より具体的には、各上位装置からの印刷データの受信する上位インターフェイス制御手段と、受信された印刷データを上位インターフェイス別に一時的に格納する記憶手段と、上位インターフェイス別にかつ印刷データが格納された順に印刷を開始させると共に、1つの上位インターフェイスで受信した印刷データ出力後は自動的に他の上位インターフェイスからの印刷データの印刷を開始させる印刷制御手段とを有する。

【0022】さらに、上位インターフェイス別に印刷出力順を表示する。具体的には、印刷データが記憶手段に格納されている際、上位インターフェイス別の印刷出力順を表示する。

【0023】また、各上位装置から送られてくる印刷データを、上位インターフェイス制御手段を介し記憶手段へ、上位インターフェイス番号とその何番目であるかの番号を付加して一時的に格納する。印刷制御手段は印刷データを上位インターフェイス別にかつ記憶手段に格納された順に順次印刷を開始する。

【0024】

【発明の実施の形態】次に本発明について図面を参照して詳細に説明する。

【0025】図1は本発明の実施の一形態を示すブロック図である。同図において、本発明による補助メモリ付きプリンタ装置は、印字を行うプリンタ機構部1と、複数台の上位装置H1～Hnの情報によりプリンタ機構部1を制御するプリンタコントロール部2とを具備して構成される。

【0026】プリンタコントロール部2は、全体を制御するCPU3と、複数台の上位装置H1～Hnに接続された上位インターフェイスI/F1～I/Fnと、上位インターフェイスの制御を行う上位インターフェイスコントローラ4と、上位インターフェイスI/F1～I/Fnが受信した印刷データを一時的に格納する補助メモリ部5と、CPU3が制御情報を一時的に格納する領域または画像ドット展開用メモリとして使用する主メモリ6と、補助メモリ部5に格納された印刷データを主メモリ6へ転送する際に上位インターフェイス別に印刷データを切り換える印刷データ切り換えコントローラ7と、利用者の操作情報をCPU3へ伝えると共に印刷出力順などを表示する操作パネル9と、システムバス8とを有する。

【0027】図2は上記の補助メモリ部5の詳細な構成を示す説明図である。同図において、補助メモリ部5は、数キロバイト単位に分割したメモリ領域1～メモリ領域nからなる補助メモリ51と、メモリ領域1～メモリ領域nに格納される印刷データが上位インターフェイスI/F1～I/Fnのどのインターフェイスの何番目を管理している補助メモリ制御部52とを具備している。

【0028】次に、図3、図4、図5、図6、図7および図8の流れ図を参照して、上記の補助メモリ付きプリンタ装置の動作を説明する。

【0029】まず、図3を参照して、利用者が1つの上位インターフェイスI/F1に接続されている上位装置H1より印刷出力要求を行うと、プリンタコントロール部2は印刷データ受付処理（ステップS1）を行う。

【0030】印刷データ受付処理（ステップS1）では、図4を参照すると、上位インターフェイスコントローラ4が印刷データを受け付ける（ステップS11）と、CPU3は補助メモリ51に印刷データを格納する領域が有るか否かを判断する（ステップS12）。補助メモリ51に空きが無い場合はBUSY信号を上位装置H1へ送る（ステップS13）。

【0031】補助メモリ51に空きが有る場合は印刷データを補助メモリ部5へ転送する（ステップS16）。この時、数十秒間連続して上位装置H1より印刷データが転送されなかった場合には上位装置H1からの印刷データが終了したと判断し（ステップS14）、上位装置H1の印刷データ終了情報を作成し（ステップS15）、補助メモリ部5へ転送する。この印刷データ受付処理は他の上位装置Hnより印刷出力要求がされた場合も時分割で処理し、順次、補助メモリ部5へ印刷データを転送する。

【0032】補助メモリ部5は上位インターフェイスコントローラ4より印刷データが転送されると、印刷データ格納処理（ステップS2）を行う。印刷データ格納処理（ステップS2）では、図5を参照すると、補助メモリ制御部52が印刷データを数キロバイト単位に分割し（ステップS21）、分割された印刷データに上位インターフェイス番号とその何番目であるかのデータ番号を付加し（ステップS22）、空いているメモリ領域に印刷データを格納する（ステップS23）。そして、CPU3は上位インターフェイス別の印刷データ受付順を主メモリ6の制御領域に格納する（ステップS24）。

【0033】その後、操作パネル9より印刷データ受付順表示要求があると（ステップS25）、CPU3は主メモリ6の制御領域に格納されている上位インターフェイス別の印刷データ受付順を操作パネル9に表示させる（ステップS26）。

【0034】次に、CPU3は補助メモリ部5に印刷データが無くなるまで以下の処理を繰り返し行う（プリン

タ印刷ルーブル1）。まず、印刷出力する上位インターフェイス決定処理（ステップS3）を行う。

【0035】印刷出力する上位インターフェイス決定処理（ステップS3）では、図6を参照して、主メモリ6の制御領域に格納されている上位インターフェイス別の印刷データ受付順を参照し（ステップS31）、印刷データを最も先に受け付けた上位インターフェイス番号を決定し（ステップS32）、決定された上位インターフェイス番号の印刷データに印刷データ終了情報が確認されるまで印刷出力処理（ステップS4）を繰り返す（上位インターフェイス別印刷ルーブル2）。

【0036】印刷出力処理（ステップS4）では、図7を参照して、CPU3が印刷出力する上位インターフェイス番号の印刷データを確認し（ステップS41）、印刷データが1ページ分有った場合（ステップS42）、印刷データ切り換えコントローラ7により印刷データを主メモリ6へ転送し（ステップS43）、印刷すべき画像ドットパターンを主メモリ6に展開する。印刷データの転送終了後は転送された印刷データが格納されていた補助メモリ内のメモリ領域を開放し（ステップS44）、プリンタ機構部1により印刷を開始する（ステップS45）。CPU3は上位インターフェイス別印刷ルーブル2終了後は上位インターフェイス別印刷終了処理（ステップS5）を行う。

【0037】上位インターフェイス別印刷終了処理（ステップS5）では、図8を参照して、主メモリ内の制御領域に格納されている上位インターフェイス別印刷受付順情報を確認し、印刷が終了した上位インターフェイス番号を削除する（ステップS51）。

#### 【0038】

【発明の効果】以上、詳細に説明したように、本発明の第1の効果は、1つの上位装置がプリンタ装置を占有することがなくなるので、利用者は他の利用者が同じプリンタ装置の使用を確認することなく印刷出力要求ができるようになり、1台のプリンタ装置を複数の上位装置で有効に利用できることである。その理由は、補助メモリ部を設けることにより複数の上位インターフェイスへの印刷出力要求を同時に行えと共に、上位インターフェイスごとに自動的に切り換えて印刷データの印刷を行うことができるためである。

【0039】第2の効果は、回路構成を簡素化できることである。その理由は、バッファを各上位インターフェイスで共有化したことにより、装置全体としてバッファの一元化が図られると共に、記憶手段として使用できるためである。

【0040】第3の効果は、特別な設定無しに上位インターフェイス別にスタックされて印刷出力がされるということである。その理由は、印刷データに上位インターフェイス番号とその何番目を付加して記憶手段へ一時格納し、印刷出力を行う際は上位インターフェイス番号

毎に行うためである。

【0041】第4の効果は、印刷出力順が確認できることにより、いつごろ印刷出力されるのか推測できるということである。その理由は、操作パネルからのキー入力により、主メモリ6の制御領域に格納されている印刷データ受付順を操作パネルに表示できるためである。

【図面の簡単な説明】

【図1】本発明の実施の一形態を示すブロック図である。

【図2】補助メモリ部の構成を示す説明図である。

【図3】本発明の動作を説明する流れ図である。

【図4】印刷データ受付処理を説明する流れ図である。

【図5】印刷データ格納処理を説明する流れ図である。

【図6】印刷出力する上位I/F決定処理を説明する流れ図である。

【図7】印刷データ出力処理を説明する流れ図である。

【図8】上位I/F別印刷終了処理を説明する流れ図で

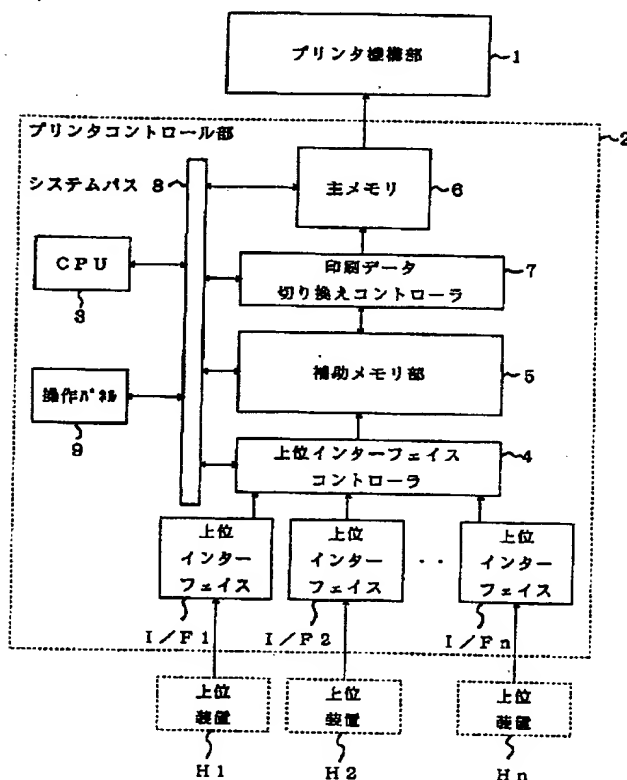
ある。

【図9】従来例を示すブロック図である。

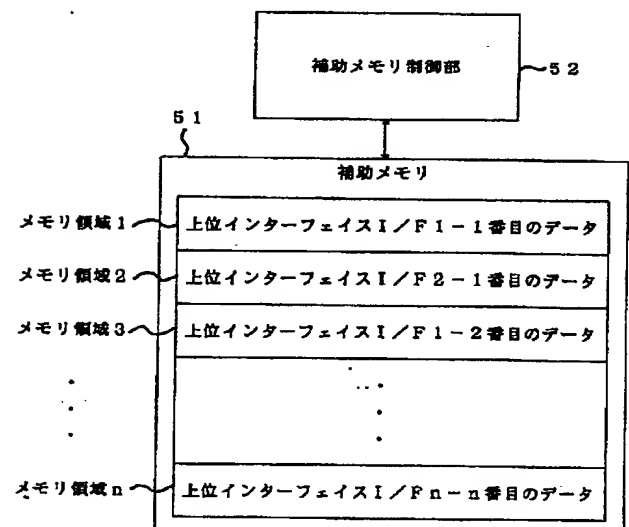
【符号の説明】

- 1 プリンタ機構部
- 2 プリンタコントロール部
- 3 CPU
- 4 上位インターフェイスコントローラ
- 5 補助メモリ部
- 6 主メモリ
- 7 印刷データ切り換えコントローラ
- 8 システムバス
- 9 操作パネル
- 51 補助メモリ
- 52 補助メモリ制御部
- I/F1～I/Fn 上位インターフェイス
- H1～Hn 上位装置

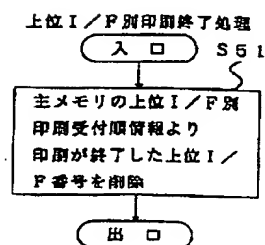
【図1】



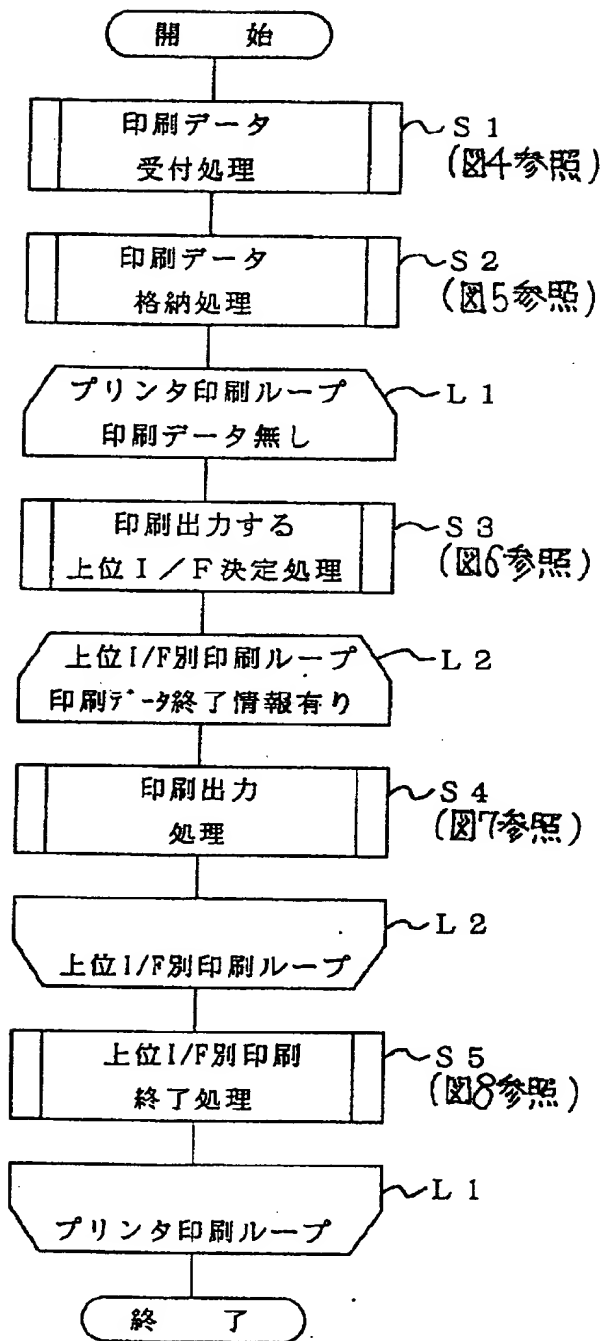
【図2】



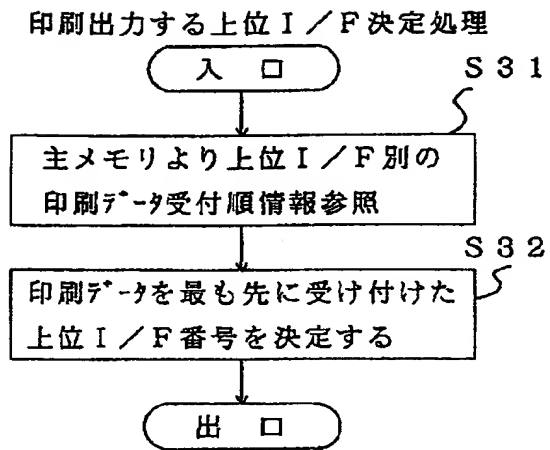
【図8】



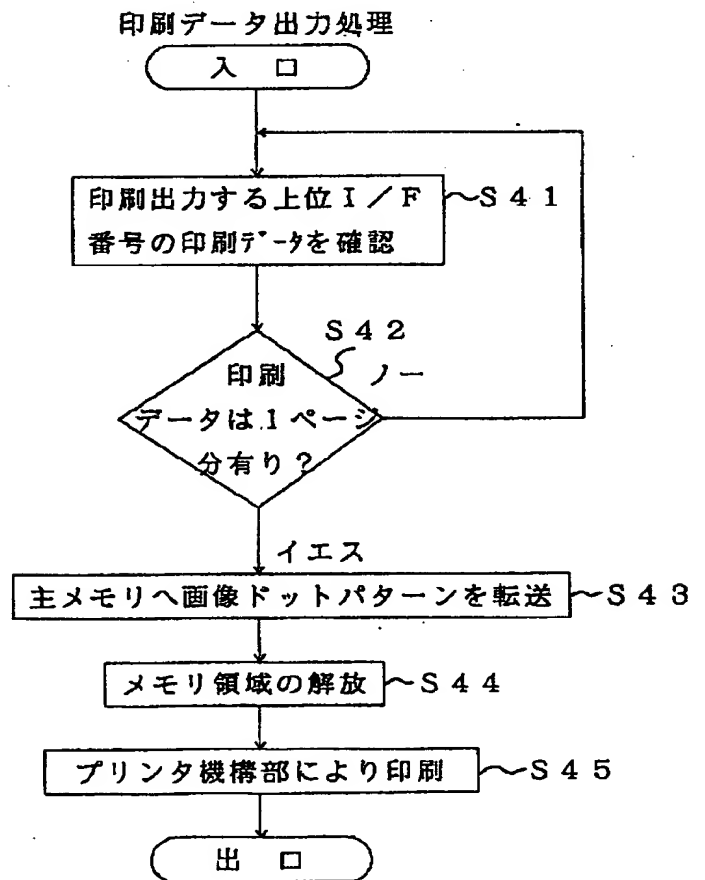
【図3】



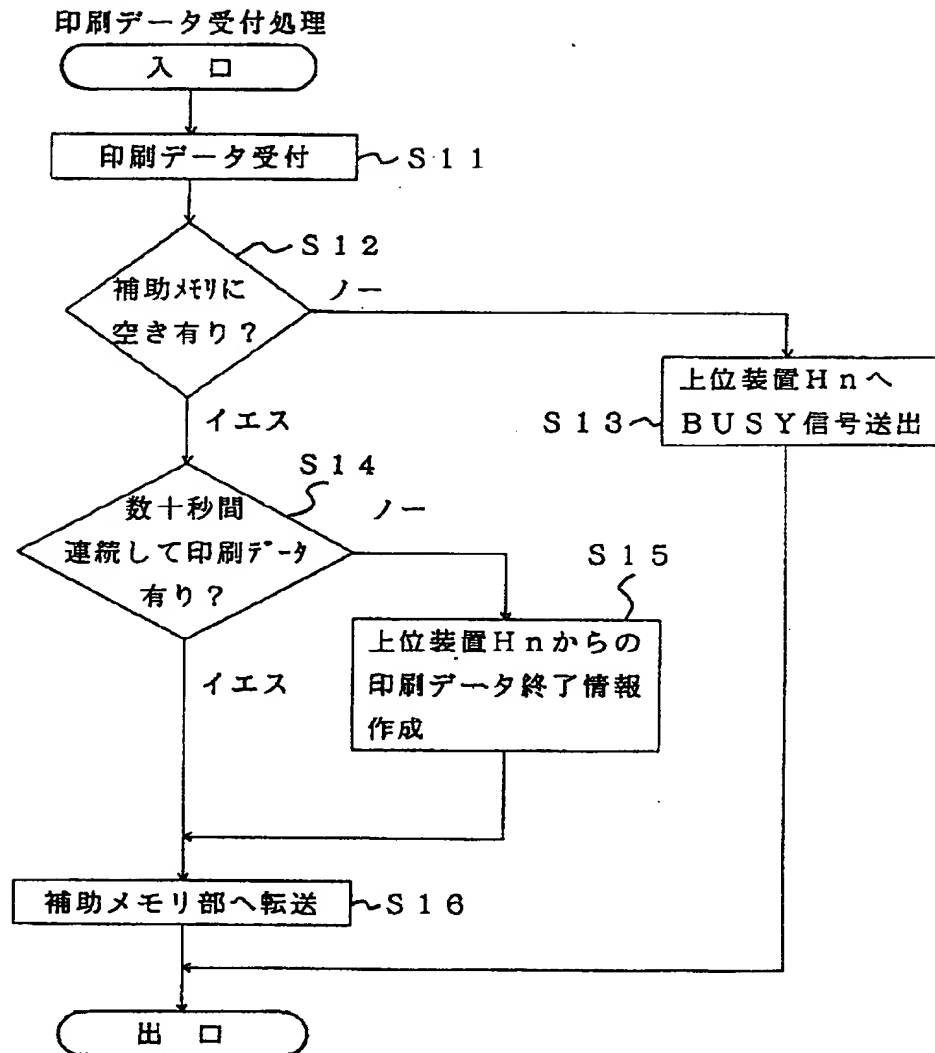
【図6】



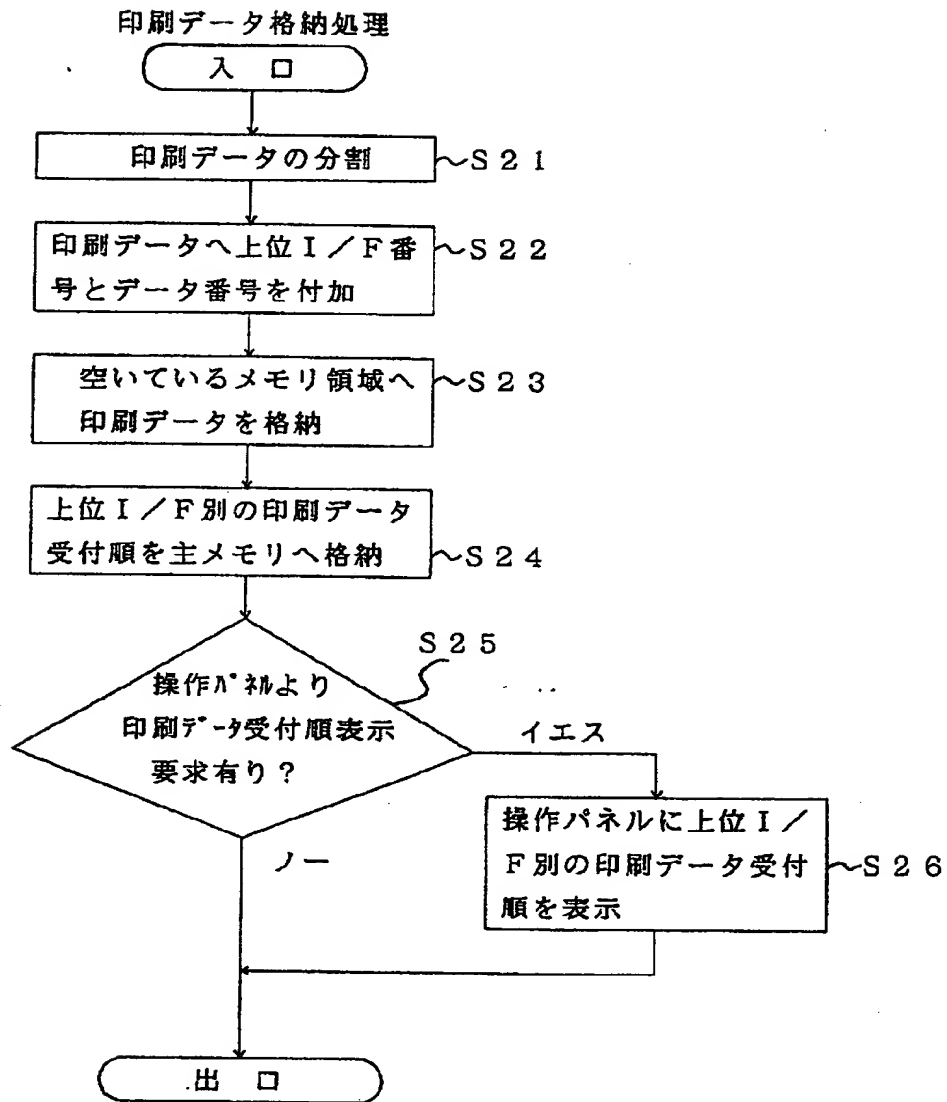
【図7】



【図4】

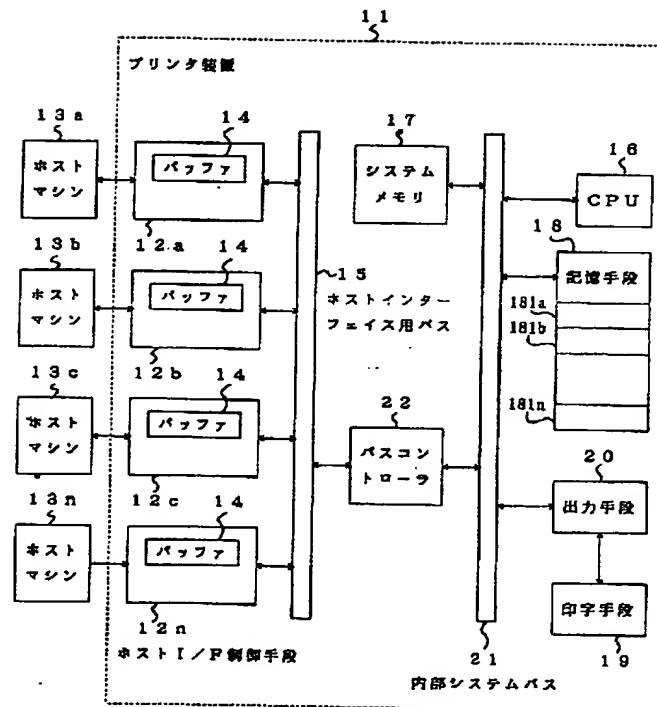


【図5】





【図9】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**